

TRAITE DE COOPERATION EN MATIERE DE BREVETS

PCT

NOTIFICATION D'ELECTION

(règle 61.2 du PCT)

Expéditeur: le BUREAU INTERNATIONAL

Destinataire:

Assistant Commissioner for Patents
United States Patent and Trademark
Office
Box PCT
Washington, D.C.20231
ETATS-UNIS D'AMERIQUE

en sa qualité d'office élu

Date d'expédition (jour/mois/année) 04 septembre 2000 (04.09.00)	
Demande internationale no PCT/FR00/00098	Référence du dossier du déposant ou du mandataire 76.0562
Date du dépôt international (jour/mois/année) 18 janvier 2000 (18.01.00)	Date de priorité (jour/mois/année) 27 janvier 1999 (27.01.99)
Déposant REIGNOUX, Yves etc	

1. L'office désigné est avisé de son élection qui a été faite:



dans la demande d'examen préliminaire international présentée à l'administration chargée de l'examen préliminaire international le:

30 mai 2000 (30.05.00)



dans une déclaration visant une élection ultérieure déposée auprès du Bureau international le:

2. L'élection



a été faite



n'a pas été faite

avant l'expiration d'un délai de 19 mois à compter de la date de priorité ou, lorsque la règle 32 s'applique, dans le délai visé à la règle 32.2b).

Bureau international de l'OMPI 34, chemin des Colombettes 1211 Genève 20, Suisse no de télécopieur: (41-22) 740.14.35	Fonctionnaire autorisé Juan Cruz no de téléphone: (41-22) 338.83.38
--	---

TRAITE DE COOPERATION EN MATIERE DE BREVETS

PCT

RAPPORT DE RECHERCHE INTERNATIONALE

(article 18 et règles 43 et 44 du PCT)

Référence du dossier du déposant ou du mandataire 76.0562	POUR SUITE A DONNER voir la notification de transmission du rapport de recherche internationale (formulaire PCT/ISA/220) et, le cas échéant, le point 5 ci-après	
Demande internationale n° PCT/FR 00/00098	Date du dépôt international (jour/mois/année) 18/01/2000	(Date de priorité (la plus ancienne) (jour/mois/année) 27/01/1999
Déposant SCHLUMBERGER SYSTEMES et al.		

Le présent rapport de recherche internationale, établi par l'administration chargée de la recherche internationale, est transmis au déposant conformément à l'article 18. Une copie en est transmise au Bureau International.

Ce rapport de recherche internationale comprend 3 feuilles.



Il est aussi accompagné d'une copie de chaque document relatif à l'état de la technique qui y est cité.

1. Base du rapport

- a. En ce qui concerne la langue, la recherche internationale a été effectuée sur la base de la demande internationale dans la langue dans laquelle elle a été déposée, sauf indication contraire donnée sous le même point.



la recherche internationale a été effectuée sur la base d'une traduction de la demande internationale remise à l'administration.

- b. En ce qui concerne les séquences de nucléotides ou d'acides aminés divulguées dans la demande internationale (le cas échéant), la recherche internationale a été effectuée sur la base du listing des séquences :



contenu dans la demande internationale, sous forme écrite.



déposée avec la demande internationale, sous forme déchiffrable par ordinateur.



remis ultérieurement à l'administration, sous forme écrite.



remis ultérieurement à l'administration, sous forme déchiffrable par ordinateur.



La déclaration, selon laquelle le listing des séquences présenté par écrit et fourni ultérieurement ne vas pas au-delà de la divulgation faite dans la demande telle que déposée, a été fournie.



La déclaration, selon laquelle les informations enregistrées sous forme déchiffrable par ordinateur sont identiques à celles du listing des séquences présenté par écrit, a été fournie.

2. ☐ Il a été estimé que certaines revendications ne pouvaient pas faire l'objet d'une recherche (voir le cadre I).

3. ☐ Il y a absence d'unité de l'invention (voir le cadre II).

4. En ce qui concerne le titre,



le texte est approuvé tel qu'il a été remis par le déposant.



Le texte a été établi par l'administration et a la teneur suivante:

5. En ce qui concerne l'abrégé,



le texte est approuvé tel qu'il a été remis par le déposant



le texte (reproduit dans le cadre III) a été établi par l'administration conformément à la règle 38.2b). Le déposant peut présenter des observations à l'administration dans un délai d'un mois à compter de la date d'expédition du présent rapport de recherche internationale.

6. La figure des dessins à publier avec l'abrégé est la Figure n°



suggérée par le déposant.



parce que le déposant n'a pas suggéré de figure.



parce que cette figure caractérise mieux l'invention.

2a



Aucune des figures n'est à publier.



RAPPORT DE RECHERCHE INTERNATIONALE

Demande Internationale No

P 00/00098

A. CLASSEMENT DE L'OBJET DE LA DEMANDE

CIB 7 H01L23/498 H01L23/538 G06K19/077 H01L23/31

Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB

B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE

Documentation minimale consultée (système de classification suivi des symboles de classement)

CIB 7 H01L G06K

Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche

Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si réalisable, termes de recherche utilisés)

C. DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie *	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
X	PATENT ABSTRACTS OF JAPAN vol. 009, no. 239 (P-391), 25 septembre 1985 (1985-09-25) -& JP 60 091489 A (NIPPON DENSHIN DENWA KOSHA), 22 mai 1985 (1985-05-22) abrégé	1-3, 5-7
Y	---	4
Y	EP 0 508 266 A (MOTOROLA INC) 14 octobre 1992 (1992-10-14) figure 3 abrégé colonne 5, ligne 39 -colonne 7, ligne 3 colonne 5, ligne 57 -colonne 6, ligne 1 colonne 6, ligne 25 - ligne 33 colonne 6, ligne 53 -colonne 7, ligne 3	4
A	---	2, 3
	-/-	

☒ Voir la suite du cadre C pour la fin de la liste des documents

☒ Les documents de familles de brevets sont indiqués en annexe

*** Catégories spéciales de documents cités:**

- *A* document définissant l'état général de la technique, non considéré comme particulièrement pertinent
- *E* document antérieur, mais publié à la date de dépôt international ou après cette date
- *L* document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée)
- *O* document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens
- *P* document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée

- *T* document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention
- *X* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément
- *Y* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier
- *&* document qui fait partie de la même famille de brevets

Date à laquelle la recherche internationale a été effectivement achevée

10 février 2000

Date d'expédition du présent rapport de recherche internationale

18/02/2000

Nom et adresse postale de l'administration chargée de la recherche internationale

Office Européen des Brevets, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Fonctionnaire autorisé

Polesello, P



C.(suite) DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
X	PATENT ABSTRACTS OF JAPAN vol. 017, no. 196 (M-1397), 16 avril 1993 (1993-04-16) -& JP 04 341896 A (HITACHI LTD), 27 novembre 1992 (1992-11-27) abrégé	1-3
A	----	5-7
X	PATENT ABSTRACTS OF JAPAN vol. 016, no. 542 (E-1290), 12 novembre 1992 (1992-11-12) -& JP 04 207061 A (SHINKO ELECTRIC IND CO LTD), 29 juillet 1992 (1992-07-29) abrégé	1-3
X	US 5 777 391 A (NISHI KUNIIHIKO ET AL) 7 juillet 1998 (1998-07-07) figures 1-4 colonne 6, ligne 36 -colonne 8, ligne 31	1-3
A	US 5 811 877 A (TSUNODA SHIGE HARU ET AL) 22 septembre 1998 (1998-09-22) figures 16, 18B colonne 12, ligne 58 -colonne 13, ligne 21	2, 3, 7
A	EP 0 712 159 A (OKI ELECTRIC IND CO LTD) 15 mai 1996 (1996-05-15) figure 1 abrégé colonne 1, ligne 12 - ligne 26 colonne 2, ligne 57 -colonne 4, ligne 6	1-7
A	US 5 155 068 A (TADA NOBURU) 13 octobre 1992 (1992-10-13) figures 4A-4D abrégé	7
A	PATENT ABSTRACTS OF JAPAN vol. 014, no. 132 (M-0948), 13 mars 1990 (1990-03-13) -& JP 02 002095 A (RICOH CO LTD), 8 janvier 1990 (1990-01-08) abrégé	1-7

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

FR 00/00098

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
JP 60091489	A	22-05-1985	NONE	
EP 0508266	A	14-10-1992	US 5173764 A DE 69227856 D JP 5129456 A	22-12-1992 28-01-1999 25-05-1993
JP 04341896	A	27-11-1992	NONE	
JP 04207061	A	29-07-1992	EP 0488783 A KR 9600149 Y US 5293301 A	03-06-1992 04-01-1996 08-03-1994
US 5777391	A	07-07-1998	JP 8227908 A	03-09-1996
US 5811877	A	22-09-1998	JP 8070079 A JP 8078447 A CN 1127429 A	12-03-1996 22-03-1996 24-07-1996
EP 0712159	A	15-05-1996	JP 8213513 A US 6002181 A	20-08-1996 14-12-1999
US 5155068	A	13-10-1992	JP 3087299 A	12-04-1991
JP 02002095	A	08-01-1990	NONE	

DOCUMENTS CONSIDERES COMME PERTINENTS		Revendications concernées de la demande examinée
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	
X	PATENT ABSTRACTS OF JAPAN vol. 009, no. 239 (P-391), 25 septembre 1985 (1985-09-25) -& JP 60 091489 A (NIPPON DENSHIN DENWA KOSHA), 22 mai 1985 (1985-05-22)	1-3,5-7
Y	* abrégé *	4
Y	EP 0 508 266 A (MOTOROLA INC) 14 octobre 1992 (1992-10-14) * figure 3 * * abrégé * * colonne 5, ligne 39 - colonne 7, ligne 3 * * colonne 5, ligne 57 - colonne 6, ligne 1 * * colonne 6, ligne 25 - ligne 33 * * colonne 6, ligne 53 - colonne 7, ligne 3 *	4
A	---	2,3
X	EP 0 712 159 A (OKI ELECTRIC IND CO LTD) 15 mai 1996 (1996-05-15) * figure 1 * * abrégé * * colonne 1, ligne 12 - ligne 26 * * colonne 2, ligne 57 - colonne 4, ligne 6 * * colonne 3, ligne 10 - ligne 19 *	1-3,5-7
X	PATENT ABSTRACTS OF JAPAN vol. 017, no. 196 (M-1397), 16 avril 1993 (1993-04-16) -& JP 04 341896 A (HITACHI LTD), 27 novembre 1992 (1992-11-27)	1-3
A	* abrégé *	5-7
	--- -/--	
Date d'achèvement de la recherche		Examineur
14 octobre 1999		Polesello, P
<p>CATEGORIE DES DOCUMENTS CITES</p> <p>X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : pertinent à l'encontre d'au moins une revendication ou arrière-plan technologique général O : divulgation non-écrite P : document intercalaire</p> <p>T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant</p>		



RAPPORT DE RECHERCHE
PRELIMINAIREétabli sur la base des dernières revendications
déposées avant le commencement de la rechercheN° d'enregistrement
nationalFA 571423
FR 9900858

DOCUMENTS CONSIDERES COMME PERTINENTS			Revendications concernées de la demande examinée
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes		
X	PATENT ABSTRACTS OF JAPAN vol. 016, no. 542 (E-1290), 12 novembre 1992 (1992-11-12) & JP 04 207061 A (SHINKO ELECTRIC IND CO LTD), 29 juillet 1992 (1992-07-29) * abrégé *	1-3	DOMAINES TECHNIQUES RECHERCHES (Int.CL.6)
X	US 5 777 391 A (NISHI KUNIHICO ET AL) 7 juillet 1998 (1998-07-07) * figures 1-4 * * colonne 6, ligne 36 - colonne 8, ligne 31 *	1-3	
A	US 5 811 877 A (TSUNODA SHIGEHARU ET AL) 22 septembre 1998 (1998-09-22) * figures 16,18B * * colonne 12, ligne 58 - colonne 13, ligne 21 *	2,3,7	
A	US 5 155 068 A (TADA NOBURU) 13 octobre 1992 (1992-10-13) * figures 4A-4D * * abrégé *	7	
A	PATENT ABSTRACTS OF JAPAN vol. 014, no. 132 (M-0948), 13 mars 1990 (1990-03-13) -& JP 02 002095 A (RICOH CO LTD), 8 janvier 1990 (1990-01-08) * abrégé *	1-7	
Date d'achèvement de la recherche		Examinateur	
14 octobre 1999		Polesello, P	
<p>CATEGORIE DES DOCUMENTS CITES</p> <p>X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : pertinent à l'encontre d'au moins une revendication ou arrière-plan technologique général O : divulgation non-écrite P : document intercalaire</p> <p>T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant</p>			

3

EPO FORM 1503 03.82 (P04C13)



**ANNEXE AU RAPPORT DE RECHERCHE PRELIMINAIRE
RELATIF A LA DEMANDE DE BREVET FRANÇAIS NO.**

FA 571423
FR 9900858

La présente annexe indique les membres d la famille de brevets relatifs aux documents brevets cités dans le rapport de recherche préliminaire visé ci-dessus.
Lesdits membres sont contenus au fichier informatique de l'Office européen des brevets à la date du
Les renseignements fournis sont donnés à titre indicatif et n'engagent pas la responsabilité d l'Office européen des brevets,
ni de l'Administration française

14-10-1999

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
JP 60091489 A	22-05-1985	AUCUN	
EP 0508266 A	14-10-1992	US 5173764 A DE 69227856 D JP 5129456 A	22-12-1992 28-01-1999 25-05-1993
EP 0712159 A	15-05-1996	JP 8213513 A	20-08-1996
JP 04341896 A	27-11-1992	AUCUN	
JP 04207061 A	29-07-1992	EP 0488783 A KR 9600149 Y US 5293301 A	03-06-1992 04-01-1996 08-03-1994
US 5777391 A	07-07-1998	JP 8227908 A	03-09-1996
US 5811877 A	22-09-1998	JP 8070079 A JP 8078447 A CN 1127429 A	12-03-1996 22-03-1996 24-07-1996
US 5155068 A	13-10-1992	JP 3087299 A	12-04-1991
JP 02002095 A	08-01-1990	AUCUN	



10

TRAITE DE COOPERATION EN MATIERE DE BREVETS

PCT

REC 04 MAY 2001

RAPPORT D'EXAMEN PRELIMINAIRE INTERNATIONAL

(article 36 et règle 70 du PCT)



Référence du dossier du déposant ou du mandataire 76.0562PCT	POUR SUITE A DONNER voir la notification de transmission du rapport d'examen préliminaire international (formulaire PCT/IPEA/416)	
Demande internationale n° PCT/FR00/00098	Date du dépôt international (jour/mois/année) 18/01/2000	Date de priorité (jour/mois/année) 27/01/1999
Classification internationale des brevets (CIB) ou à la fois classification nationale et CIB H01L23/498		
Déposant SCHLUMBERGER SYSTEMES et al.		

1. Le présent rapport d'examen préliminaire international, établi par l'administration chargée de l'examen préliminaire international, est transmis au déposant conformément à l'article 36.
2. Ce RAPPORT comprend 8 feuilles, y compris la présente feuille de couverture.
 - ☒ Il est accompagné d'ANNEXES, c'est-à-dire de feuilles de la description, des revendications ou des dessins qui ont été modifiées et qui servent de base au présent rapport ou de feuilles contenant des rectifications faites auprès de l'administration chargée de l'examen préliminaire international (voir la règle 70.16 et l'instruction 607 des Instructions administratives du PCT).

Ces annexes comprennent 5 feuilles.

3. Le présent rapport contient des indications relatives aux points suivants:

- I ☒ Base du rapport
- II ☐ Priorité
- III ☐ Absence de formulation d'opinion quant à la nouveauté, l'activité inventive et la possibilité d'application industrielle
- IV ☐ Absence d'unité de l'invention
- V ☒ Déclaration motivée selon l'article 35(2) quant à la nouveauté, l'activité inventive et la possibilité d'application industrielle; citations et explications à l'appui de cette déclaration
- VI ☐ Certains documents cités
- VII ☒ Irrégularités dans la demande internationale
- VIII ☒ Observations relatives à la demande internationale

Date de présentation de la demande d'examen préliminaire internationale 30/05/2000	Date d'achèvement du présent rapport 02.05.2001
Nom et adresse postale de l'administration chargée de l'examen préliminaire international:  Office européen des brevets D-80298 Munich Tél. +49 89 2399 - 0 Tx: 523656 epmu d Fax: +49 89 2399 - 4465	Fonctionnaire autorisé Bernabé Prieto, A N° de téléphone +49 89 2399 2224 

I. Base du rapport

1. En ce qui concerne les **éléments** de la demande internationale (*les feuilles de remplacement qui ont été remises à l'office récepteur en réponse à une invitation faite conformément à l'article 14 sont considérées dans le présent rapport comme "initialement déposées" et ne sont pas jointes en annexe au rapport puisqu'elles ne contiennent pas de modifications (règles 70.16 et 70.17)*):

Description, pages:

1,4-6	version initiale			
2,3,3 ^b	reçue(s) le	01/02/2001	avec la lettre du	29/01/2001

Revendications, N°:

1-8	reçue(s) le	01/02/2001	avec la lettre du	29/01/2001
-----	-------------	------------	-------------------	------------

Dessins, feuilles:

1/3-3/3	version initiale
---------	------------------

2. En ce qui concerne la **langue**, tous les éléments indiqués ci-dessus étaient à la disposition de l'administration ou lui ont été remis dans la langue dans laquelle la demande internationale a été déposée, sauf indication contraire donnée sous ce point.

Ces éléments étaient à la disposition de l'administration ou lui ont été remis dans la langue suivante: , qui est :

- ☐ la langue d'une traduction remise aux fins de la recherche internationale (selon la règle 23.1(b)).
- ☐ la langue de publication de la demande internationale (selon la règle 48.3(b)).
- ☐ la langue de la traduction remise aux fins de l'examen préliminaire internationale (selon la règle 55.2 ou 55.3).

3. En ce qui concerne les **séquences de nucléotides ou d'acide aminés** divulguées dans la demande internationale (le cas échéant), l'examen préliminaire internationale a été effectué sur la base du listage des séquences :

- ☐ contenu dans la demande internationale, sous forme écrite.
- ☐ déposé avec la demande internationale, sous forme déchiffrable par ordinateur.
- ☐ remis ultérieurement à l'administration, sous forme écrite.
- ☐ remis ultérieurement à l'administration, sous forme déchiffrable par ordinateur.
- ☐ La déclaration, selon laquelle le listage des séquences par écrit et fourni ultérieurement ne va pas au-delà de la divulgation faite dans la demande telle que déposée, a été fournie.
- ☐ La déclaration, selon laquelle les informations enregistrées sous déchiffrable par ordinateur sont identiques à celles du listage des séquences Présenté par écrit, a été fournie.

**RAPPORT D'EXAMEN
PRÉLIMINAIRE INTERNATIONAL**

Demande internationale n° PCT/FR00/00098

4. Les modifications ont entraîné l'annulation :

- ☐ de la description, pages :
- ☐ des revendications, n°s :
- ☐ des dessins, feuilles :

5. ☐ Le présent rapport a été formulé abstraction faite (de certaines) des modifications, qui ont été considérées comme allant au-delà de l'exposé de l'invention tel qu'il a été déposé, comme il est indiqué ci-après (règle 70.2(c)) :

(Toute feuille de remplacement comportant des modifications de cette nature doit être indiquée au point 1 et annexée au présent rapport)

6. Observations complémentaires, le cas échéant :

V. Déclaration motivée selon l'article 35(2) quant à la nouveauté, l'activité inventive et la possibilité d'application industrielle; citations et explications à l'appui de cette déclaration

1. Déclaration

Nouveauté	Oui :	Revendications	4, 8
	Non :	Revendications	1-3, 5-7
Activité inventive	Oui :	Revendications	
	Non :	Revendications	1-8
Possibilité d'application industrielle	Oui :	Revendications	1-8
	Non :	Revendications	

2. Citations et explications
voir feuille séparée

VII. Irrégularités dans la demande internationale

Les irrégularités suivantes, concernant la forme ou le contenu de la demande internationale, ont été constatées :
voir feuille séparée

VIII. Observations relatives à la demande internationale

Les observations suivantes sont faites au sujet de la clarté des revendications, de la description et des dessins et de la question de savoir si les revendications se fondent entièrement sur la description :
voir feuille séparée

La communication suivant fait référence aux points I-VIII de la feuille de titre dont les cases correspondantes aient été marquées.

1 Il est fait référence aux documents suivants:

D1: PAJ vol. 009, no. 239 (P-391) & JP-A-60 091489

D2: PAJ vol. 017, no. 196 (M-1397) JP-A-04 341896

D3: EP-A-0 508 266

D4: US-A-5 811 877

D5: US-A-5 155 068

D6: US-A-5 777 391

2 La présente demande ne remplit pas les conditions énoncées à l'article 6 PCT, les revendications 1-8 n'étant pas claires.

2.1 Les termes "pastille active" et "pastille complémentaire", utilisés dans toutes les revendications, sont vagues et équivoques et laissent un doute quant à la signification des caractéristiques techniques auxquelles il se réfèrent. Il paraît que dans la description seulement une "couche complémentaire" et une "pastille semi-conductrice ayant une couche active " ont été décrites.

2.2 Il est clair de la description (cf. page 1, ligne 8 jusqu'à page 2, ligne 10) que la demande décrit "un module électronique pour carte à puce", le module électronique devant avoir une épaisseur limitée par le corps de carte (cf. page 1, lignes 17-22). Désormais, la revendication 1 décrit un dispositif à circuit intégré, ce qui a un objet bien plus large (p. ex. une carte mère) qu'un module électronique pour carte à puce. Cette différence entre l'objet de la revendication 1 et le dispositif décrit dans l'ensemble de la description, entraîne une inconsistance entre l'ensemble de la description de la demande et la revendication 1, qui rend ladite revendication non claire.

2.3 Il est clair de la description (cf. page 6, lignes 21-27) que l'épaisseur dont il est fait

référence dans les revendications 1-8 est celle de la pastille semi-conductrice comprenant la couche active.

- 3 Les modifications introduites avec la lettre du 29.01.2001 conduisent à étendre l'objet de la demande au-delà du contenu de la demande telle qu'elle a été déposée. Elles vont par conséquent à l'encontre des dispositions de l'article 34(2) b) PCT. Dans la demande telle que déposée il n'existe aucune base pour l'introduction des caractéristiques suivantes:
 - 3.1 Une pastille active de matériau semi-conducteur comprenant un circuit électrique (cf. revendications 1, 5, 7, 8 et texte adapté associé).
Dans la demande telle que déposée il n'a été décrit qu'une pastille semi-conductrice ayant une couche active dans laquelle sont réalisées les circuits intégrés, la pastille semi-conductrice constituant la couche active (cf. page 4, lignes 16-18; page 5, lignes 9-14; page 6, lignes 25-27). Les différences entre un ou plusieurs circuits intégrés et un circuit électrique sont en soi bien connues. De plus, il existe une claire différence entre le fait que la couche (pastille) comprenne un circuit (p. ex. relié à une surface de la couche) et que le circuit soit réalisé dans la couche. Il faut noter à cet égard que les passages cités par le mandataire (cf. page 4, ligne 10; page 6, lignes 22 et 26) font référence à une pastille semi-conductrice ayant ladite couche active (cf. page 4, lignes 16-20; page 6, lignes 25-27).
 - 3.2 Une pastille complémentaire (cf. revendications 1, 5, 7, 8 et texte associé), au cas où la pastille complémentaire pourrait être comprise comme une puce électronique ("semiconductor chip"), donc comportant la réalisation de fonctions électroniques.
 - 3.3 Un carte à puce comprenant le module électronique (cf. revendication 7).
 - 3.4 Un évidement de la couche complémentaire s'étendant du droit d'un plot de contact (cf. revendication 8). La demande telle que déposée décrit que "chaque évidement" s'étend du droit d'un plot de contact. De plus, dans cette revendication aucune limitation a été décrite concernant l'épaisseur des évidements (cette

épaisseur comportant toute l'épaisseur de la couche complémentaire).

- 4 La présente demande ne remplit pas les conditions énoncées à l' article 33(2) PCT, l'objet des revendications 1-2 n'étant pas nouveau eu égard au contenu du document D2 (cf. "Abstract" et figure associée) qui décrit un dispositif à circuits intégrés comprenant une couche active (10) d'une pastille semi-conductrice (1) comportant un matériau semi-conducteur dans lequel sont réalisés les circuits intégrés et présentant une face active (10) munie d'une pluralité de plots de connexion (4) électrique et une deuxième face, ladite couche ayant une épaisseur entre 5 et 50 microns (implicite, car l'épaisseur de la couche active d'une pastille semi-conductrice où les circuits intégrés sont formés, est typiquement dans cette étendue) et une couche complémentaire (3) présentant une première face fixée sur la face active de la couche active, une deuxième face et une surface latérale, ladite couche complémentaire comportant une pluralité d'évidements (évidement à l'emplacement 1p), chaque évidement occupant toute l'épaisseur de la couche complémentaire et s'étendant du droit d'un plot de contact (1p) à ladite surface latérale, et en ce que la couche complémentaire recouvre complètement la face active de la couche active sauf en ce qui concerne les évidements.
- 4.1 Il faut noter de même que l'objet des revendications 1-2, 5-6 et 7 (si celle-ci satisfaisait les conditions énoncées à l'article 34(2)(b) PCT) n'est pas nouveau (article 33(2) PCT) eu égard au contenu du document D1 (cf. Abstract et figure associée).
- 5 La présente demande ne remplit pas les conditions énoncées à l' article 33(2) PCT, l'objet de la revendication 3, où l'épaisseur de la couche active a été compris comme l'épaisseur de la pastille semi-conductrice comprenant la couche active (cf. item 2.3, ci-dessus), n'étant pas nouveau eu égard au contenu du document D2 (cf. "Abstract" et figure associée) qui décrit un dispositif à circuits intégrés (notamment pour carte à puce) comprenant une couche active (10) d'une pastille semi-conductrice (1) comportant un matériau semi-conducteur dans lequel sont réalisés les circuits intégrés et présentant une face active (10) munie d'une pluralité de plots de connexion (4) électrique et une deuxième face, ladite pastille

semi-conductrice comprenant la couche active ayant une épaisseur entre 100 et 200 microns (tel que dérivé des dimensions de la pastille semi-conductrice et des dimensions du dispositif, 500 microns, cf. "Abstract: Purpose") et une couche complémentaire (3) présentant une première face fixée sur la face active de la couche active, une deuxième face et une surface latérale, ladite couche complémentaire comportant une pluralité d'évidements (évidement à l'emplacement 1p), chaque évidement occupant toute l'épaisseur de la couche complémentaire et s'étendant du droit d'un plot de contact (1p) à ladite surface latérale, et en ce que la couche complémentaire recouvre complètement la face active de la couche active sauf en ce qui concerne les évidements.

- 6 Désormais les points 4, 4.1 et 5 présentés ci-dessus, la présente demande ne remplit pas les conditions énoncées dans l'article 33(3) PCT, l'objet des revendications 1-8, n'impliquant pas d'activité inventive.
- 6.1 Concernant les revendications 1-3, le fait de choisir une épaisseur de la pastille semi-conductrice comprenant une couche active dans laquelle sont réalisés les circuits intégrés qui soit entre 5 et 50 microns, moins de 100 microns, ou entre 100 et 200 microns, n'est qu'une option de design en soi évidente pour l'homme du métier. La miniaturisation, donc la réduction d'épaisseur, d'un dispositif électronique est un désir permanent pour l'homme du métier, pour ce qu'il tient compte, évidemment, de la stabilité mécanique du dispositif (à ce propos il est cité le document D4, colonne 14, ligne 66 jusqu'à la colonne 16, ligne 8).
- 6.2 En ce qui concerne la possibilité de ce que la couche complémentaire décrite en D1 (cf. figure 5, item 11) puisse comprendre des évidements ou simplement une surface inférieure à celle de la pastille semi-conductrice qui comporte la couche active (cette différence des superficies n'étant qu'un ensemble d'évidements), cette différence, si existante, n'est qu'une option de design en soi évidente et qui ne comporte aucun avantage technique inconnu ou imprévu pour l'homme du métier.
- 6.3 Dans la revendication 4, l'utilisation d'une couche complémentaire en un matériau semi-conducteur du même type que celui de la couche active n'est qu'une

possibilité évidente parmi plusieurs (le matériau étant approprié pour la couche complémentaire) que l'homme du métier choisirait, selon le cas d'espèce, d'autant plus qu'il est bien connu pour l'homme du métier (cf. p. ex. D3, colonne 6, lignes 25-33) que de cette façon les possibles tensions thermiques entre les dites couches du dispositif se réduisent.

- 6.4 Concernant les revendications 5 et 6 (et 7, si elle remplissait les conditions énoncées à l'article 34(2) (b) PCT), le document D1 (cf. Abstract et figure associée) décrit déjà ses caractéristiques additionnelles: le substrat (12) ayant des fenêtres (13) et des plages (implicite); une carte à puce (cf. Abstract: Purpose: "memory card").
- 6.5 L'objet de la revendication 8 ne diffère du contenu du document D2 (cf. Figure 5 et texte associé) qu'en ce que la façon d'obtenir l'épaisseur de moins de 100 microns est à travers d'une étape, après le fixage, de machinage pour réduire l'épaisseur. Ceci, désormais, est déjà connu des documents D4 (cf. figure 22 et texte associé) ou D5 (cf. colonne 3, lignes 4-17).
- 7 Les points suivants doivent également être notés:
- 7.1 Contrairement à ce qu'exige la règle 5.1 a) ii) PCT, la description n'indique pas l'état de la technique antérieure pertinent exposé dans les documents D1-D6 et ne cite pas ces documents.
- 7.2 Les caractéristiques figurant dans les revendications ne comportent pas de signes de référence mis entre parenthèses (règle 6.2 b) PCT).
- 7.3 La revendication indépendante 1 n'est pas présentée en deux parties comme prévu par la règle 6.3 b) PCT, alors qu'une telle présentation semblerait appropriée en l'espèce, les caractéristiques connues en combinaison de l'état de la technique figurant dans le préambule (règle 6.3 b) i) PCT) et les caractéristiques restantes figurant dans la partie caractérisante (règle 6.3 b) ii) PCT).

substrat isolant comporte des fenêtres 26 traversées par les conducteurs électriques 24, ce qui permet d'éviter l'utilisation d'un circuit imprimé double face. Pour assurer l'intégrité électrique de la pastille 12 et des conducteurs électriques 24, on réalise un enrobage 26 en un matériau isolant tel qu'une résine époxy.

5 Dans certains cas, les conducteurs filaires peuvent être remplacés par d'autres éléments conducteurs électriques de connexion entre les plots de la pastille et les plages externes du substrat isolant.

Avec une telle technologie de fabrication, on obtient un module électronique dont l'épaisseur globale est de l'ordre de 0,6 mm à rapprocher des 0,8
10 mm qui constituent l'épaisseur du corps de la carte.

Les techniques qui permettraient de réduire cette épaisseur sont d'une mise en oeuvre délicate. Elles pourraient consister à réduire l'épaisseur de la puce qui est de façon standard de l'ordre de 180 μ m mais cela risquerait de fragiliser de façon inacceptable la puce. On pourrait également réduire l'épaisseur due à la
15 courbure des fils électriques 24 ou des éléments de connexion électrique analogues. Cependant, cela nécessite l'utilisation de la technologie appelée en anglo-saxon "Wedge bonding" qui est d'un coût de mise en oeuvre élevé. Enfin, on pourrait envisager de réduire l'épaisseur de la résine isolante constituant l'enrobage 26. Cependant, cette réduction fragiliserait l'ensemble du module
20 électronique.

Le brevet US 5,155,068 décrit un procédé de fabrication d'un module électronique pour carte à puce. Selon ce procédé une pastille semi-conductrice comprend une face active munie de couches de fils métallique (en anglais :
25 metallic wire layers). Des connexions sont faites entre ces couches de fils métallique et un substrat muni de contacts électriques. Ensuite, une résine acrylique ou d'époxy est appliquée afin de fixer la pastille semi-conductrice au substrat muni de contacts électriques. Ce procédé a un coût de mise en oeuvre élevé.

Un premier objet de la présente invention est de fournir un dispositif à
30 circuits intégrés qui permet la réalisation d'un module électronique pour carte à puce d'épaisseur réduite tout en ne présentant pas les inconvénients des techniques énoncées ci-dessus.

Pour atteindre ce but, selon l'invention, le dispositif à circuits intégrés se caractérise en ce qu'il comprend :

35 - une pastille active de matériau semi-conducteur comprenant un circuit électrique, la pastille active présentant une face active munie d'une

pluralité de plots de connexion électrique et une deuxième face, la pastille active ayant une épaisseur inférieure à 100 μm , et

- une pastille complémentaire présentant une première face fixée sur la face active de la pastille active, une deuxième face et une surface latérale, la pastille complémentaire comportant une pluralité d'évidements, chaque évidement occupant toute l'épaisseur de la pastille complémentaire et s'étendant du droit d'un plot de contact à ladite surface latérale.

Un module électronique pour carte à puce peut-être réalisé à partir d'un tel dispositif à circuits intégrés. Le module électronique comprend en outre un substrat isolant présentant une face externe munie de plages externes de contact électrique et une face interne, la deuxième face de la pastille active étant fixée sur la face interne du substrat, et une pluralité de conducteurs électriques, chaque conducteur présentant une première extrémité raccordée à un plot de contact et une deuxième extrémité raccordée à une plage externe de contact et étant entièrement disposé entre le plan contenant la deuxième face de la pastille complémentaire et le substrat isolant.

On comprend que grâce à l'épaisseur réduite de la couche active sur la face active de laquelle sont réalisés les plots de contact, ces plots de contact sont proches de la face du dispositif à circuits intégrés qui est fixée sur le substrat isolant lors de la réalisation du module électronique. On comprend également que grâce à la présence des évidements qui débouchent dans la surface latérale de la couche complémentaire, il est possible, lors de la réalisation du module électronique, de prévoir des fils électriques de connexion qui sont intégralement disposés en dessous du plan qui contient la face supérieure de la couche complémentaire. On comprend que l'épaisseur du module électronique qui en résulte est sensiblement réduite par rapport à l'épaisseur d'un module électronique du type décrit précédemment.

L'invention concerne également un procédé de fabrication d'un dispositif à circuit intégrés à partir :

- d'une pastille active de matériau semi-conducteur comprenant un circuit électrique, la pastille active présentant une face active munie d'une pluralité de plots de connexion électrique et une deuxième face, et
- d'une pastille complémentaire présentant une première face, une deuxième face et une face latérale, la pastille complémentaire comportant une pluralité d'évidements, chaque évidement occupant toute l'épaisseur de la pastille complémentaire,

.3bis

le procédé étant caractérisé en ce qu'il comprend les étapes suivantes :

- une étape de fixage dans laquelle la première face de la pastille complémentaire est fixée sur la face active de la pastille active en sorte qu'un évidement de la pastille complémentaire s'étend du droit d'un plot de contact de la pastille active à la surface latérale de la pastille complémentaire ; et
- 5 - une étape d'usinage dans laquelle la pastille active est usinée par sa deuxième face pour lui donner une épaisseur inférieure à 100 μm .

On comprend que selon ce procédé, on part d'une couche active dont l'épaisseur est standard c'est-à-dire de l'ordre de 180 μm , cette couche active étant
10 fixée sur la couche complémentaire qui présente elle-même une certaine épaisseur. On obtient ainsi un ensemble dont l'épaisseur est suffisante pour permettre l'usinage de la face non active de la couche active tout en respectant des dimensions globales qui conservent à l'ensemble une résistance mécanique suffisante.

REVENDICATIONS

1. Dispositif à circuits intégrés, comprenant :

- une pastille active (32) de matériau semi-conducteur comprenant un circuit électrique, la pastille active (32) présentant une face active (34) munie d'une pluralité de plots de connexion électrique (36) et une deuxième face (38), la pastille active (32) ayant une épaisseur inférieure à 100 μm , et

- une pastille complémentaire (40) présentant une première face (42) fixée sur la face active (34) de la pastille active (32), une deuxième face (44) et une surface latérale (48), la pastille complémentaire (40) comportant une pluralité d'évidements (46), chaque évidement occupant toute l'épaisseur de la pastille complémentaire (40) et s'étendant du droit d'un plot de contact (36) à ladite surface latérale (48).

2. Dispositif à circuits intégrés selon la revendication 1, caractérisé en ce que l'épaisseur de la pastille active (32) est comprise entre 5 et 50 μm .

3. Dispositif à circuits intégrés selon la revendication 2, caractérisé en ce que l'épaisseur de la pastille complémentaire (40) est comprise entre 100 et 200 μm .

4. Dispositif à circuits intégrés selon l'une quelconque des revendications 1 à 3, caractérisé en ce que la pastille complémentaire (40) est réalisée avec le même matériau semi-conducteur que la pastille active (32).

5. Module électronique pour carte à puce, comprenant :

- une pastille active (32) de matériau semi-conducteur comprenant un circuit électrique, la pastille active (32) présentant une face active (34) munie d'une pluralité de plots de connexion électrique (36) et une deuxième face (38), la pastille active (32) ayant une épaisseur inférieure à 100 μm ,

- une pastille complémentaire (40) présentant une première face (42) fixée sur la face active (34) de la pastille active (32), une deuxième face (44) et une surface latérale (48), la pastille complémentaire comportant (40) une pluralité d'évidements (48), chaque évidement occupant toute l'épaisseur de la pastille complémentaire (40) et s'étendant du droit d'un plot de contact (36) à ladite surface latérale (48),

- un substrat isolant présentant (50) une face externe (54) munie de plages externes de contact électrique (56) et une face interne, la deuxième face (38) de la pastille active étant fixée sur la face interne du substrat isolant (50), et

- une pluralité de conducteurs électriques (60), chaque conducteur présentant une première extrémité raccordée à un plot de contact (36) et une deuxième extrémité raccordée à une plage externe de contact (56) et étant entièrement disposé entre le plan (P-P') contenant la deuxième face (44) de la pastille complémentaire (40) et le substrat isolant.

6. Module électronique selon la revendication 5, caractérisé en ce que le substrat isolant (50) comporte des fenêtres (58), chaque fenêtre étant disposée au droit d'une plage externe de contact électrique (56).

7. Carte à puce comprenant un module électronique selon la revendication 5.

8. Procédé de fabrication d'un dispositif à circuits intégrés à partir :

- d'une pastille active (32) de matériau semi-conducteur comprenant un circuit électrique, la pastille active (32) présentant une face active (34) munie d'une pluralité de plots de connexion électrique (36) et une deuxième face (38), et

- d'une pastille complémentaire (40) présentant une première face (42), une deuxième face (44) et une face latérale (48), la pastille complémentaire (40) comportant une pluralité d'évidements, chaque évidement occupant toute l'épaisseur de la pastille complémentaire (40),

le procédé comprenant les étapes suivantes :

- une étape de fixage dans laquelle la première face (42) de la pastille complémentaire (40) est fixée sur la face active (34) de la pastille active (32) en sorte qu'un évidement (46) de la pastille complémentaire (40) s'étend du droit d'un plot de contact (36) de la pastille active (32) à la surface latérale (48) de la pastille complémentaire (40); et

- une étape d'usinage dans laquelle la pastille active (32) est usinée par sa deuxième face (38) pour lui donner une épaisseur inférieure à 100 μm .

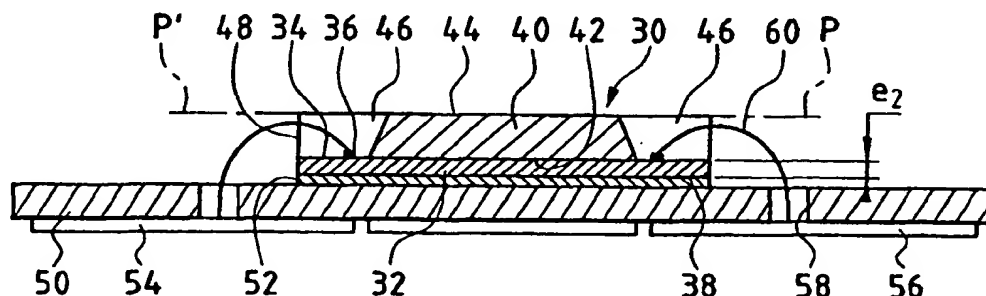


DEMANDE INTERNATIONALE PUBLIEE EN VERTU DU TRAITE DE COOPERATION EN MATIERE DE BREVETS (PCT)

(51) Classification internationale des brevets ⁷ : H01L 23/498, 23/538, G06K 19/077, H01L 23/31	A1	(11) Numéro de publication internationale: WO 00/45434 (43) Date de publication internationale: 3 août 2000 (03.08.00)
(21) Numéro de la demande internationale: PCT/FR00/00098 (22) Date de dépôt international: 18 janvier 2000 (18.01.00) (30) Données relatives à la priorité: 99/00858 27 janvier 1999 (27.01.99) FR (71) Déposant (pour tous les Etats désignés sauf US): SCHLUMBERGER SYSTEMES [FR/FR]; 50, avenue Jean Jaurès, F-92120 Montrouge (FR). (72) Inventeurs; et (75) Inventeurs/Déposants (US seulement): REIGNOUX, Yves [FR/FR]; 35, chemin Les Grèves, F-45380 la Chapelle St Mesmin (FR). DANIEL, Eric [FR/FR]; 4, rue Pontcourt, F-45650 Saint Jean le Blanc (FR). (74) Mandataire: MACQUET, Christophe; Schlumberger Systemes, Test & Transactions, 50, avenue Jean Jaurès, Boîte postale 620-12, F-92542 Montrouge Cedex (FR).		(81) Etats désignés: CN, JP, US, brevet européen (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE). Publiée <i>Avec rapport de recherche internationale.</i>

(54) Title: INTEGRATED CIRCUIT DEVICE, ELECTRONIC MODULE FOR CHIP CARD USING SAID DEVICE AND METHOD FOR MAKING SAME

(54) Titre: DISPOSITIF A CIRCUITS INTEGRES, MODULE ELECTRONIQUE POUR CARTE A PUCE UTILISANT LE DISPOSITIF ET PROCEDE DE FABRICATION DUDIT DISPOSITIF

**(57) Abstract**

The invention concerns an integrated circuit device, in particular for making electronic modules for chip cards. It comprises: an active layer (32) comprising a semiconductor material wherein the integrated circuits are produced and having an active surface (34) provided with a plurality of electrical connecting pins (36) and a second surface, said layer having a thickness less than 100 μm , and a matching layer (40) having one first surface (42) fixed on the active surface of the active layer, a second surface (44) and a side surface (48), said matching layer comprising a plurality of recesses (46), each recess taking up the whole thickness of the matching layer and extending perpendicular to a contact pad (36) up to said side surface (48).

(57) Abrégé

L'invention concerne un dispositif à circuits intégrés, notamment pour la réalisation de modules électroniques pour cartes à puce. Il comprend: une couche active (32) comportant un matériau semi-conducteur dans lequel sont réalisés les circuits intégrés et présentant une face active (34) munie d'une pluralité de plots de connexion électrique (36) et une deuxième face, ladite couche ayant une épaisseur inférieure à 100 μm , et une couche complémentaire (40) présentant une première face (42) fixée sur la face active de la couche active, une deuxième face (44) et une surface latérale (48), ladite couche complémentaire comportant une pluralité d'évidements (46), chaque évidement occupant toute l'épaisseur de la couche complémentaire et s'étendant du droit d'un plot de contact (36) à ladite surface latérale (48).

UNIQUEMENT A TITRE D'INFORMATION

Codes utilisés pour identifier les Etats parties au PCT, sur les pages de couverture des brochures publiant des demandes internationales en vertu du PCT.

AL	Albanie	ES	Espagne	LS	Lesotho	SI	Slovénie
AM	Arménie	FI	Finlande	LT	Lituanie	SK	Slovaquie
AT	Autriche	FR	France	LU	Luxembourg	SN	Sénégal
AU	Australie	GA	Gabon	LV	Lettonie	SZ	Swaziland
AZ	Azerbaïdjan	GB	Royaume-Uni	MC	Monaco	TD	Tchad
BA	Bosnie-Herzégovine	GE	Géorgie	MD	République de Moldova	TG	Togo
BB	Barbade	GH	Ghana	MG	Madagascar	TJ	Tadjikistan
BE	Belgique	GN	Guinée	MK	Ex-République yougoslave	TM	Turkménistan
BF	Burkina Faso	GR	Grèce		de Macédoine	TR	Turquie
BG	Bulgarie	HU	Hongrie	ML	Mali	TT	Trinité-et-Tobago
BJ	Bénin	IE	Irlande	MN	Mongolie	UA	Ukraine
BR	Brésil	IL	Israël	MR	Mauritanie	UG	Ouganda
BY	Bélarus	IS	Islande	MW	Malawi	US	Etats-Unis d'Amérique
CA	Canada	IT	Italie	MX	Mexique	UZ	Ouzbékistan
CF	République centrafricaine	JP	Japon	NE	Niger	VN	Viet Nam
CG	Congo	KE	Kenya	NL	Pays-Bas	YU	Yougoslavie
CH	Suisse	KG	Kirghizistan	NO	Norvège	ZW	Zimbabwe
CI	Côte d'Ivoire	KP	République populaire	NZ	Nouvelle-Zélande		
CM	Cameroun		démocratique de Corée	PL	Pologne		
CN	Chine	KR	République de Corée	PT	Portugal		
CU	Cuba	KZ	Kazakhstan	RO	Roumanie		
CZ	République tchèque	LC	Sainte-Lucie	RU	Fédération de Russie		
DE	Allemagne	LI	Liechtenstein	SD	Soudan		
DK	Danemark	LK	Sri Lanka	SE	Suède		
EE	Estonie	LR	Libéria	SG	Singapour		

Dispositif à circuits intégrés, module électronique pour carte à puce utilisant le dispositif et procédé de fabrication dudit dispositif

La présente invention a pour objet un dispositif à circuits intégrés, un module électronique pour carte à puce utilisant le dispositif à circuits intégrés et un procédé de fabrication dudit dispositif.

De façon plus précise la présente invention concerne la réalisation
5 d'une pastille semi-conductrice dans laquelle sont réalisés des circuits intégrés, qui présente une architecture telle qu'elle permet la fabrication de modules électroniques pour carte à puce d'épaisseur réduite.

On sait que les cartes à puce utilisées notamment comme carte
10 bancaire, comme carte d'identification, ou encore comme carte de règlement de différentes prestations sont constituées essentiellement par un corps en matériau plastique de forme parallélépipédique rectangle dans lequel est inséré un module électronique constitué le plus souvent par une pastille semi-conductrice fixée sur un substrat isolant muni de plages externes de contact électrique. Ces plages
15 externes permettent la liaison électrique entre les circuits de la pastille semi-conductrice et les circuits d'un dispositif de lecture-écriture lorsque la carte est introduite dans un tel dispositif.

Selon les normes en vigueur, le corps de la carte doit présenter une épaisseur de l'ordre de 0,8 mm. On comprend que l'épaisseur du module
20 électronique est donc un paramètre critique de celui-ci afin de faciliter l'insertion du module électronique dans le corps de carte et d'assurer la qualité de la liaison mécanique entre le corps de carte et le module ainsi que l'intégrité mécanique du module électronique.

Sur la figure 1 annexée, on a représenté en coupe verticale un module
25 électronique pour carte à puce réalisé selon une technique connue. Le module électronique 10 est constitué essentiellement par une pastille semi-conductrice 12 dans laquelle sont réalisés des circuits intégrés, cette pastille présentant une face active 14 munie de plots de connexion électrique 16. La pastille semi-conductrice 12 est fixée sur un substrat isolant 18 par une couche de colle 19. La face externe
30 18a du substrat isolant est munie de plages externes de contact électrique 20 destinées à entrer en contact avec les contacts électriques du dispositif de lecture-écriture. Les plots 16 de la pastille 12 sont raccordés aux plages externes 20 par des conducteurs électriques filaires tels que 24. Selon une technique connue, le

substrat isolant comporte des fenêtres 26 traversées par les conducteurs électriques 24, ce qui permet d'éviter l'utilisation d'un circuit imprimé double face. Pour assurer l'intégrité électrique de la pastille 12 et des conducteurs électriques 24, on réalise un enrobage 26 en un matériau isolant tel qu'une résine époxy.

5 Dans certains cas, les conducteurs filaires peuvent être remplacés par d'autres éléments conducteurs électriques de connexion entre les plots de la pastille et les plages externes du substrat isolant.

Avec une telle technologie de fabrication, on obtient un module électronique dont l'épaisseur globale est de l'ordre de 0,6 mm à rapprocher des 0,8
10 mm qui constituent l'épaisseur du corps de la carte.

Les techniques qui permettraient de réduire cette épaisseur sont d'une mise en oeuvre délicate. Elles pourraient consister à réduire l'épaisseur de la puce qui est de façon standard de l'ordre de 180 μm mais cela risquerait de fragiliser de façon inacceptable la puce. On pourrait également réduire l'épaisseur due à la
15 courbure des fils électriques 24 ou des éléments de connexion électrique analogues. Cependant, cela nécessite l'utilisation de la technologie appelée en anglo-saxon "Wedge bonding" qui est d'un coût de mise en oeuvre élevé. Enfin, on pourrait envisager de réduire l'épaisseur de la résine isolante constituant l'enrobage 26. Cependant, cette réduction fragiliserait l'ensemble du module
20 électronique.

Un premier objet de la présente invention est de fournir un dispositif à circuits intégrés qui permet la réalisation d'un module électronique pour carte à puce d'épaisseur réduite tout en ne présentant pas les inconvénients des techniques énoncées ci-dessus.

25 Pour atteindre ce but, selon l'invention, le dispositif à circuits intégrés se caractérise en ce qu'il comprend une couche active comportant un matériau semi-conducteur dans lequel sont réalisés les circuits intégrés et présentant une face active munie d'une pluralité de plots de connexion électrique et une deuxième face, ladite couche ayant une épaisseur inférieure à 100 μm , et une couche
30 complémentaire présentant une première face fixée sur la face active de la couche active, une deuxième face et une surface latérale, ladite couche complémentaire comportant une pluralité d'évidements, chaque évidement occupant toute l'épaisseur de la couche complémentaire et s'étendant du droit d'un plot de contact à ladite surface latérale.

35 On comprend que grâce à l'épaisseur réduite de la couche active sur la face active de laquelle sont réalisés les plots de contact, ces plots de contact sont

proches de la face du dispositif à circuits intégrés qui est fixée sur le substrat isolant lors de la réalisation du module électronique. On comprend également que grâce à la présence des évidements qui débouchent dans la surface latérale de la couche complémentaire, il est possible, lors de la réalisation du module électronique, de prévoir des fils électriques de connexion qui sont intégralement
5 disposés en dessous du plan qui contient la face supérieure de la couche complémentaire. On comprend que l'épaisseur du module électronique qui en résulte est sensiblement réduite par rapport à l'épaisseur d'un module électronique du type décrit précédemment.

10 L'invention concerne également un module électronique pour carte à puce qui utilise un dispositif à circuits intégrés de type défini ci-dessus et qui comporte en outre un substrat isolant présentant une face externe munie de plages externes de contact électrique et une face interne, ledit dispositif à circuits intégrés étant fixé par la deuxième face de la couche active sur la face interne du substrat,
15 et une pluralité de conducteurs électriques, chaque conducteur présentant une première extrémité raccordée à un plot de contact et une deuxième extrémité raccordée à une plage externe de contact et étant entièrement disposé entre le plan contenant la deuxième face de la couche complémentaire et le substrat isolant.

L'invention concerne encore un procédé de fabrication d'un dispositif à
20 circuits intégrés du type défini ci-dessus qui se caractérise en ce qu'il comprend les étapes suivantes :

- on fournit ladite couche complémentaire avec ses évidements,
- on fournit une couche active présentant une face active munie de plots de contact et une deuxième face, ladite couche ayant une épaisseur standard ;
25 - on fixe la couche complémentaire sur la face active de la couche active ; et
- on usine la couche active par sa deuxième face pour lui donner une épaisseur inférieure à 100 μm .

On comprend que selon ce procédé, on part d'une couche active dont
30 l'épaisseur est standard c'est-à-dire de l'ordre de 180 μm , cette couche active étant fixée sur la couche complémentaire qui présente elle-même une certaine épaisseur. On obtient ainsi un ensemble dont l'épaisseur est suffisante pour permettre l'usinage de la face non active de la couche active tout en respectant des dimensions globales qui conservent à l'ensemble une résistance mécanique
35 suffisante.

D'autres caractéristiques et avantages de l'invention apparaîtront mieux à la lecture de la description qui suit d'un mode de réalisation de l'invention donné à titre d'exemple non limitatif. La description se réfère aux figures annexées, sur lesquelles :

5 la figure 1, déjà décrite, montre en coupe verticale un module électronique pour carte à puce de type standard.

Les figures 2a et 2b représentent en coupe verticale deux étapes de réalisation du module électronique selon l'invention ;

la figure 3 est une vue en coupe horizontale du module électronique
10 selon la ligne III-III de la figure 2b ; et

les figures 4a à 4c illustrent les différentes étapes du procédé de fabrication du dispositif à circuits intégrés.

En se référant tout d'abord aux figures 2 et 3, on va décrire le dispositif à circuits intégrés ou puce électronique et le module électronique
15 utilisant cette puce.

Le dispositif à circuits intégrés 30 est constitué essentiellement par une couche active 32 en matériau semi-conducteur typiquement en silicium dans laquelle sont réalisés les différents circuits intégrés. Cette couche active 32 présente une face active 34 dans laquelle sont réalisés les plots de contact
20 électrique 36 et une face de fixation 38. Le dispositif à circuits intégrés 30 comporte également une couche complémentaire 40 dont la première face 42 est fixée par tout moyen convenable, par exemple par une couche intermédiaire de scellement formée d'un polyimide, sur la face active de la couche active 32 et dont la face supérieure 44 est libre. La couche complémentaire 40 peut être
25 avantageusement réalisée également en silicium mais d'autres matériaux présentant des caractéristiques physiques proches de celles du silicium notamment en ce qui concerne son coefficient de dilatation thermique pourraient être utilisés. Une des fonctions de la couche complémentaire 40 est de réaliser une couche de protection contre des tentatives de fraude qui pourraient être réalisées vis-à-vis des
30 circuits intégrés de la couche active.

Comme le montre mieux la figure 3, la couche complémentaire 40 est pourvue d'évidements tels que 46 (dans l'exemple considéré, il y a cinq plots de connexion 36 et cinq évidements 46). Chaque évidement 46 s'étend sur toute l'épaisseur de la couche complémentaire et va du plot de contact 36 jusqu'à la
35 surface latérale 48 de la couche complémentaire 40. En d'autres termes, ces évidements débouchent latéralement dans la couche complémentaire.

Selon le mode de réalisation décrit, l'épaisseur e_1 de la couche complémentaire est égale à 140 μm et l'épaisseur e_2 de la couche active est égale à 40 μm . Ainsi, l'épaisseur totale du dispositif à circuits intégrés est égale à 180 μm ce qui correspond à l'épaisseur d'une pastille semi-conductrice standard.

5 Plus généralement, l'épaisseur de la couche active est inférieure à 100 μm , cette épaisseur réduite pouvant être obtenue grâce à la mise en oeuvre du procédé de fabrication qui sera décrit ultérieurement. De préférence encore, l'épaisseur e_2 de la couche active est comprise entre 5 et environ 50 μm .

10 L'épaisseur de la couche complémentaire est ainsi significativement supérieure à celle de la pastille semi-conductrice. Cela permet en particulier l'obtention d'un module plus fin, les fils conducteurs étant dans un mode préféré de réalisation de l'invention effectivement logés dans l'épaisseur totale de l'ensemble formé par la couche complémentaire et la pastille semi-conductrice constituant la couche active.

15 La couche complémentaire recouvre sensiblement complètement ou complètement la face active de la couche active, sauf, bien entendu, en ce qui concerne les évidements. Plus précisément, la surface de la face active de la couche active est sensiblement égale à la surface de la première face de la couche complémentaire réduite de la surface correspondant aux évidements ménagés dans
20 ladite couche complémentaire. De ce fait, il est possible d'usiner la couche active de manière à l'amincir jusqu'à l'épaisseur voulue. En outre, l'ensemble couche active/couche complémentaire est plus résistant aux contraintes mécaniques qui lui sont imposées, la couche complémentaire protégeant la couche active.

25 Par ailleurs, on notera qu'il y a avantageusement autant d'évidements que de bornes de connexion dans la pastille semi-conductrice et que ces évidements représentent une portion réduite de la surface totale de la couche complémentaire.

Pour réaliser le module électronique, le dispositif à circuits intégrés 30 est fixé sur un support isolant 50 à l'aide d'une couche de matériau adhésif 52, la face externe 54 du substrat isolant étant munie des plages externes de contact électrique 56. Des fenêtres telles que 58 sont prévues dans le substrat isolant au droit de chacune des plages 56. Un conducteur électrique filaire 60, par exemple en or, est d'une part fixé sur un plot de connexion 36 et d'autre part sur la face postérieure d'une plage externe de contact électrique 56 à travers la fenêtre 58. On
35 comprend que grâce au fait que la couche active 32 est d'épaisseur très réduite, les plots 36 sont proches du substrat isolant 50. Cela permet que l'intégralité du fil

conducteur 60 coudé soit disposée en dessous du plan P P' qui contient la face supérieure 44 de la couche complémentaire 40.

Il en serait de même si les fils conducteurs étaient remplacés par des éléments allongés de connexion électrique.

5 Pour terminer le module électronique, il suffit de réaliser l'enrobage 62 dont l'épaisseur totale h est réduite grâce aux dispositions qui ont été décrites précédemment.

Dans l'exemple de réalisation décrit, l'épaisseur totale h de l'enrobage est égale à $310\text{ }\mu\text{m}$ si l'on tient compte de l'épaisseur de la couche d'adhésif entre
10 le substrat et le dispositif à circuits intégrés. L'épaisseur e_3 du substrat isolant étant typiquement égale à $170\text{ }\mu\text{m}$, on obtient un module électronique dont l'épaisseur est égale à $480\text{ }\mu\text{m}$. Cela représente une diminution d'épaisseur, par rapport aux modules électroniques standards très importante.

En se référant maintenant aux figures 4A, 4B et 4C, on va décrire les
15 étapes principales de la fabrication du dispositif à circuits intégrés 30.

Dans une première étape illustrée par la figure 4A, on usine, par tout procédé convenable, une plaquette de silicium pour obtenir la couche complémentaire 40 avec ses évidements 46. Cette couche pourrait être réalisée à partir d'un autre matériau. Elle a une épaisseur e_1 qui est de préférence comprise
20 entre 100 et $200\text{ }\mu\text{m}$.

Puis, dans l'étape illustrée par la figure 4B, on fixe la couche complémentaire 40 sur la face active 72 d'une pastille semi-conductrice 70 équipée des plots de connexion 36. Cette pastille a une épaisseur standard d de l'ordre de $180\text{ }\mu\text{m}$.

25 Enfin, dans l'étape illustrée par la figure 4C, on usine, par tout procédé convenable, la face non active 74 de la pastille 70 pour ramener celle-ci à une épaisseur e_2 typiquement égale à $40\text{ }\mu\text{m}$ ce qui donne la couche active 32.

Grâce à la présence de la couche complémentaire 40, le dispositif à circuits intégrés 30 a une épaisseur totale de l'ordre de $180\text{ }\mu\text{m}$ dans l'exemple
30 considéré. On obtient ainsi un composant qui présente une résistance mécanique suffisante bien que la couche active 32 elle-même ait une épaisseur e_2 qui ne lui confère pas ces propriétés de résistance mécanique. Ainsi qu'on l'a déjà expliqué l'intérêt essentiel du composant ainsi obtenu est que les plots de contact 36 sont très proches de la face de fixation 38 du composant.

REVENDICATIONS

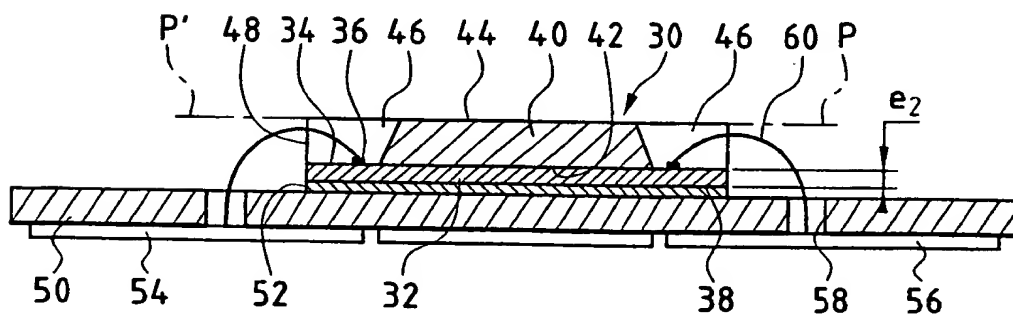
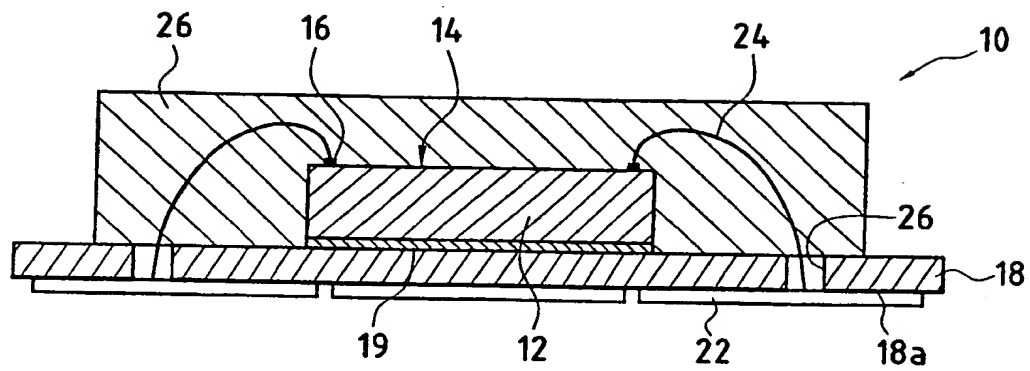
1. Dispositif à circuits intégrés, caractérisé en ce qu'il comprend :
- une couche active comportant un matériau semi-conducteur dans lequel sont réalisés les circuits intégrés et présentant une face active munie d'une pluralité de plots de connexion électrique et une deuxième face, ladite couche
- 5 ayant une épaisseur inférieure à 100 μm , et
- une couche complémentaire présentant une première face fixée sur la face active de la couche active, une deuxième face et une surface latérale, ladite couche complémentaire comportant une pluralité d'évidements, chaque évidement occupant toute l'épaisseur de la couche complémentaire et s'étendant du droit d'un
- 10 plot de contact à ladite surface latérale, et en ce que
- la couche complémentaire recouvre sensiblement complètement la face active de la couche active sauf en ce qui concerne les évidements.
2. Dispositif à circuits intégrés selon la revendication 1, caractérisé en ce que l'épaisseur de la couche active est comprise entre 5 et environ 50 μm .
- 15 3. Dispositif à circuits intégrés selon la revendication 2, caractérisé en ce que l'épaisseur de la couche complémentaire est comprise entre 100 et 200 μm .
4. Dispositif à circuits intégrés selon l'une quelconque des revendications 1 à 3, caractérisé en ce que la couche complémentaire est réalisée avec le même matériau semi-conducteur que la couche active.
- 20 5. Module électronique pour carte à puce, caractérisé en ce qu'il comprend :
- un dispositif à circuits intégrés selon l'une quelconque des revendications 1 à 4,
 - un substrat isolant présentant une face externe munie de plages
 - 25 externes de contact électrique et une face interne, ledit dispositif à circuits intégrés étant fixé par la deuxième face de la couche active sur la face interne du substrat, et
 - une pluralité de conducteurs électriques, chaque conducteur présentant une première extrémité raccordée à un plot de contact et une deuxième
 - 30 extrémité raccordée à une plage externe de contact et étant entièrement disposé entre le plan contenant la deuxième face de la couche complémentaire et le substrat isolant.

6. Module électronique selon la revendication 5, caractérisé en ce que le substrat isolant comporte des fenêtres, chaque fenêtre étant disposée au droit d'une plage externe de contact électrique.

5 7. Procédé de fabrication d'un dispositif à circuits intégrés selon l'une quelconque des revendications 1 à 4, caractérisé en ce qu'il comprend les étapes suivantes :

- on fournit ladite couche complémentaire avec ses évidements,
- on fournit une couche active présentant une face active munie de plots de contact et une deuxième face, ladite couche ayant une épaisseur standard ;
- 10 - on fixe la couche complémentaire sur la face active de la couche active ; et
- on usine la couche active par sa deuxième face pour lui donner une épaisseur inférieure à 100 μm .

1/3



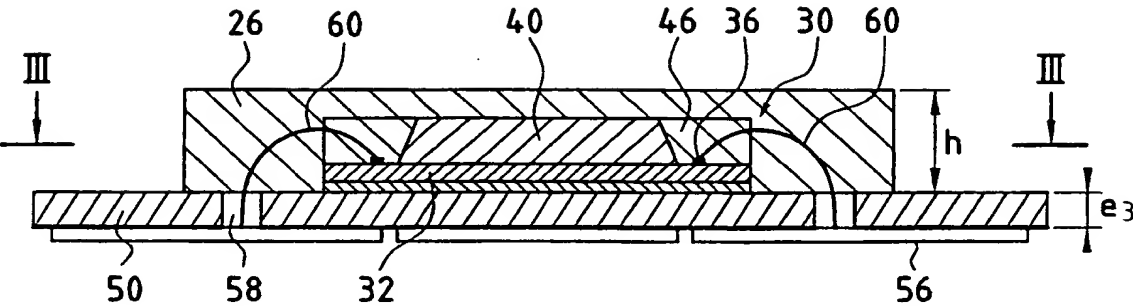


FIG.2B

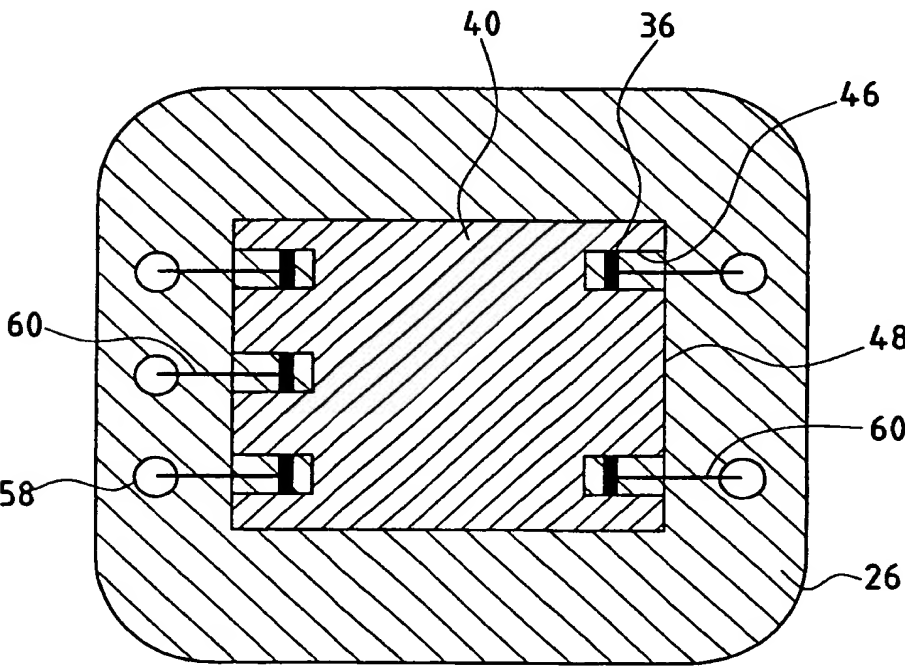


FIG.3

3/3

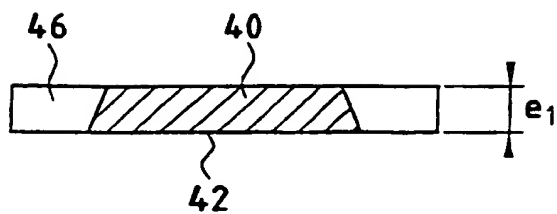


FIG.4A

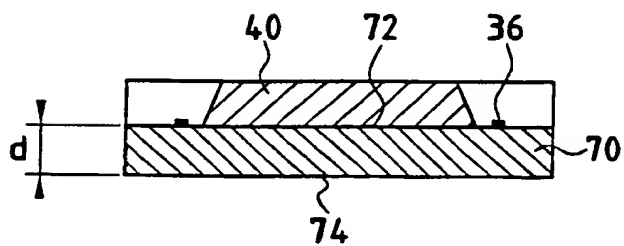


FIG.4B

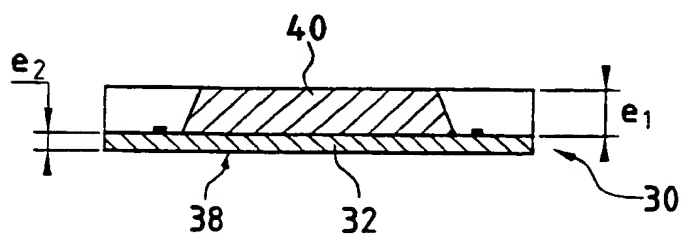


FIG.4C

INTERNATIONAL SEARCH REPORT

Int. Application No.

PCT/FR 00/00098

A. CLASSIFICATION OF SUBJECT MATTER

IPC 7 H01L23/498 H01L23/538 G06K19/077 H01L23/31

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 7 H01L G06K

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	PATENT ABSTRACTS OF JAPAN vol. 009, no. 239 (P-391), 25 September 1985 (1985-09-25) - & JP 60 091489 A (NIPPON DENSHIN DENWA KOSHA), 22 May 1985 (1985-05-22) abstract	1-3, 5-7
Y		4
Y	EP 0 508 266 A (MOTOROLA INC) 14 October 1992 (1992-10-14) figure 3 abstract column 5, line 39 - column 7, line 3 column 5, line 57 - column 6, line 1 column 6, line 25 - line 33 column 6, line 53 - column 7, line 3	4
A		2, 3
	— — — — — -/-	



Further documents are listed in the continuation of box C.



Patent family members are listed in annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubt on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

"Z" document member of the same patent family

Date of the actual completion of the international search

10 February 2000

Date of mailing of the international search report

18/02/2000

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Authorized officer

Polesello, P

INTERNATIONAL SEARCH REPORT

International Application No.

PCT/FR 00/00098

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	PATENT ABSTRACTS OF JAPAN vol. 017, no. 196 (M-1397), 16 April 1993 (1993-04-16) -& JP 04 341896 A (HITACHI LTD), 27 November 1992 (1992-11-27)	1-3
A	abstract	5-7
X	PATENT ABSTRACTS OF JAPAN vol. 016, no. 542 (E-1290), 12 November 1992 (1992-11-12) -& JP 04 207061 A (SHINKO ELECTRIC IND CO LTD), 29 July 1992 (1992-07-29) abstract	1-3
X	US 5 777 391 A (NISHI KUNIHICO ET AL) 7 July 1998 (1998-07-07) figures 1-4 column 6, line 36 -column 8, line 31	1-3
A	US 5 811 877 A (TSUNODA SHIGEHARU ET AL) 22 September 1998 (1998-09-22) figures 16,18B column 12, line 58 -column 13, line 21	2,3,7
A	EP 0 712 159 A (OKI ELECTRIC IND CO LTD) 15 May 1996 (1996-05-15) figure 1 abstract column 1, line 12 - line 26 column 2, line 57 -column 4, line 6	1-7
A	US 5 155 068 A (TADA NOBURU) 13 October 1992 (1992-10-13) figures 4A-4D abstract	7
A	PATENT ABSTRACTS OF JAPAN vol. 014, no. 132 (M-0948), 13 March 1990 (1990-03-13) -& JP 02 002095 A (RICOH CO LTD), 8 January 1990 (1990-01-08) abstract	1-7

INTERNATIONAL SEARCH REPORT

Information on patent family members

In International Application No

PCT/FR 00/00098

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
JP 60091489	A	22-05-1985	NONE	
EP 0508266	A	14-10-1992	US 5173764 A DE 69227856 D JP 5129456 A	22-12-1992 28-01-1999 25-05-1993
JP 04341896	A	27-11-1992	NONE	
JP 04207061	A	29-07-1992	EP 0488783 A KR 9600149 Y US 5293301 A	03-06-1992 04-01-1996 08-03-1994
US 5777391	A	07-07-1998	JP 8227908 A	03-09-1996
US 5811877	A	22-09-1998	JP 8070079 A JP 8078447 A CN 1127429 A	12-03-1996 22-03-1996 24-07-1996
EP 0712159	A	15-05-1996	JP 8213513 A US 6002181 A	20-08-1996 14-12-1999
US 5155068	A	13-10-1992	JP 3087299 A	12-04-1991
JP 02002095	A	08-01-1990	NONE	

INTERNATIONALE

PCT/FR 00/00098

Formulaire PCT/BA/210 (deuxième feuille) (juillet 1992)

C.(suite) DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
X	PATENT ABSTRACTS OF JAPAN vol. 017, no. 196 (M-1397), 16 avril 1993 (1993-04-16) -& JP 04 341896 A (HITACHI LTD), 27 novembre 1992 (1992-11-27) abrégé	1-3
A	— PATENT ABSTRACTS OF JAPAN vol. 016, no. 542 (E-1290), 12 novembre 1992 (1992-11-12) -& JP 04 207061 A (SHINKO ELECTRIC IND CO LTD), 29 juillet 1992 (1992-07-29) abrégé	5-7
X	— PATENT ABSTRACTS OF JAPAN vol. 016, no. 542 (E-1290), 12 novembre 1992 (1992-11-12) -& JP 04 207061 A (SHINKO ELECTRIC IND CO LTD), 29 juillet 1992 (1992-07-29) abrégé	1-3
X	US 5 777 391 A (NISHI KUNIHICO ET AL) 7 juillet 1998 (1998-07-07) figures 1-4 colonne 6, ligne 36 -colonne 8, ligne 31	1-3
A	US 5 811 877 A (TSUNODA SHIGE HARU ET AL) 22 septembre 1998 (1998-09-22) figures 16, 18B colonne 12, ligne 58 -colonne 13, ligne 21	2,3,7
A	EP 0 712 159 A (OKI ELECTRIC IND CO LTD) 15 mai 1996 (1996-05-15) figure 1 abrégé colonne 1, ligne 12 - ligne 26 colonne 2, ligne 57 -colonne 4, ligne 6	1-7
A	US 5 155 068 A (TADA NOBURU) 13 octobre 1992 (1992-10-13) figures 4A-4D abrégé	7
A	— PATENT ABSTRACTS OF JAPAN vol. 014, no. 132 (M-0948), 13 mars 1990 (1990-03-13) -& JP 02 002095 A (RICOH CO LTD), 8 janvier 1990 (1990-01-08) abrégé	1-7

RAPPORT DE RECHER INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

De de internationale No

PCT/FR 00/00098

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
JP 60091489 A	22-05-1985	AUCUN	
EP 0508266 A	14-10-1992	US 5173764 A DE 69227856 D JP 5129456 A	22-12-1992 28-01-1999 25-05-1993
JP 04341896 A	27-11-1992	AUCUN	
JP 04207061 A	29-07-1992	EP 0488783 A KR 9600149 Y US 5293301 A	03-06-1992 04-01-1996 08-03-1994
US 5777391 A	07-07-1998	JP 8227908 A	03-09-1996
US 5811877 A	22-09-1998	JP 8070079 A JP 8078447 A CN 1127429 A	12-03-1996 22-03-1996 24-07-1996
EP 0712159 A	15-05-1996	JP 8213513 A US 6002181 A	20-08-1996 14-12-1999
US 5155068 A	13-10-1992	JP 3087299 A	12-04-1991
JP 02002095 A	08-01-1990	AUCUN	



11

12